

Системы автоматизированного проектирования

УДК 62-82:658.512.011.56

В.В. Ладоговец, канд. техн. наук, А.В. Крамар, А.Д. Финогенов

Использование мультипроцессорных вычислительных систем средствами схемотехнического проектирования

Рассмотрены состояние и перспективы использования мультипроцессорных вычислительных систем средствами схемотехнического проектирования. Намечены пути использования мультипроцессорных вычислительных систем для повышения надежности САПР.

Current state and perspectives of using of multiprocessor computing means are considered. Ways for multiprocessor systems utilizing for reliability ensuring for CAD applications are proposed.

Введение

Мультипроцессорные вычислительные системы (МВС) наиболее активно используются в САПР, которые при моделировании опираются на методы решения, обладающие явным параллелизмом, например метод конечных элементов (МКЭ). Однако большинство базовых методов решения, применяемых средствами схемотехнического проектирования, не обладает явным параллелизмом, что затрудняет использование МВС.

Увеличение размерности решаемых задач, требования по уменьшению времени выхода изделия на рынок, увеличение плотности компоновки на кристалле и учет влияния паразитных элементов требуют увеличения вычислительной мощности аппаратной части, которую в ближайшем будущем сможет предоставить лишь МВС. В связи с этим интерес представляет современное состояние и подходы к возможному использованию МВС в существующих средствах схемотехнического проектирования.

Основная часть

Можно выделить два основных класса САПР: системы проектирования общего назначения и специализированные САПР. Под системами проектирования общего назначения понимаются системы, где в качестве основного функционального блока рассматривается математическое ядро, а инструментарий проектирования существует как отдельные модули, дополнения или отдельные пакеты, связанные по входным/выходным форматам данных. Примерами таких систем является Matlab [1], ANSYS [2], Mathematica [3], AutoCAD [4]

и др. Специализированные САПР отличаются в основном ориентацией на отдельные области проектирования, часто содержат узкоспециализированные виды анализов, учитывают особенности проектируемых изделий, содержат модели элементов, характерных лишь для данной области. К таким системам можно отнести SPICE [5], Allted [6] для анализа электронных схем, HyperSizer [7] для анализа композитных материалов, RealFlex [8] для автоматизации систем управления, CFdesign [9] для анализа потоков и теплопередачи и т.д.

Данное разделение весьма условно, т.к. часто используются подходы по объединению существующих систем в единые комплексные решения для построения маршрута проектирования, как, например, комплекс Cadence [10] для проектирования СБИС.

Особенности специализированных САПР влияют на пути возможного применения МВС, поэтому рассмотрим подробнее процесс решения с помощью средств схемотехнического проектирования.

Практически все существующие разработки для средств схемотехнического проектирования по использованию МВС ориентированы на уменьшение времени решения. Однако способы обеспечения возможности работы на МВС достигаются за счет параллелизма пакетов на разных уровнях (рис. 1).

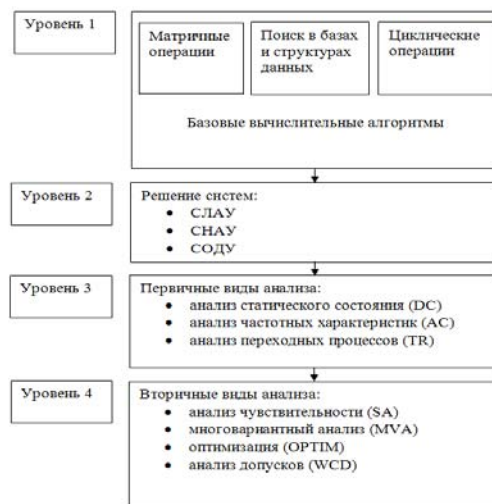


Рис. 1. Уровни алгоритмизации решения задачи в пакетах схемотехнического проектирования

Исходя из предложенной классификации уровней алгоритмизации рассмотрим возможности различных пакетов схемотехнического проектирования. Данный обзор не претендует на полноту описания всех существующих пакетов, т.к. только модификаций пакета SPICE v.3, разработанного институтом Беркли, существует более 5-ти десятков. При формировании данных использовались как рекламные проспекты, предоставляемые разработчиками на официальных сайтах, так и анализ статей, докладов на конференциях и инструкций пользователя, которые удалось получить в сети Internet.

Таблица 1. Использование возможностей МВС в средствах САПР

№	Пакет	Уровень			
		1	2	3	4
1	HPSICE [11]	+ [11]	-	-	-
2	PSPICE [12]	-	-	-	-
3	SPICE v3 [5]	-	-	-	-
4	Allted [6]	-	+ [13]	+ [14]	+ [15,16]
5	Modelica [17]	-	+ [18,19]	-	+ [20]
6	Saber [21]	-	-	-	-
7	Asco [22]	-	-	-	+ [23]
8	AIM-SPICE [24]	-	-	-	-
9	5SPICE [25]	-	-	-	-
10	AvoSPICE [26]	+ [26]	-	-	-

Цель использования МВС большинством существующих САПР – уменьшение времени решения задачи. По такому пути идут коммерческие пакеты схемотехнического проектирования: HSPICE, AVOSPIICE. Использование «мелкозернистого» параллелизма и возможность автоматической трансляции исходных кодов для получения параллельных реализаций программ анализа позволило достаточно быстро адаптировать пакеты к возможностям многоядерных процессоров. Недостатком такого подхода является ограничения, накладываемые на архитектуру используемых МВС.

Разработки на втором уровне чаще всего реализуют параллельное решение систем линейных алгебраических уравнений и мелкозернистый параллелизм при решении систем обыкновенных дифференциальных уравнений. Сведение решения сложных математических задач к многократному решению более простых – основной принцип вычислительной математики. Поэтому параллельное решение СЛАУ позволяет задействовать МВС на большинстве этапов решения задачи. Основной проблемой, которую при этом необходимо решить, является способ разбивки исходной системы на параллельные блоки. В зависимости от типа получаемой систе-

мы (степени разреженности) различают несколько подходов, которые могут различаться в зависимости от методов решения. Для заполненных матриц обычно используются различные ленточные методы разбивки исходной матрицы. Однако математические модели объектов чаще всего имеют разреженную структуру, что делает ленточную разбивку малоэффективной ввиду большого числа нулевых элементов. В этом случае наиболее эффективным является использование блочных методов решения систем с приведением начальной системы к блочно-диагональному виду с окаймлением (рис. 2).

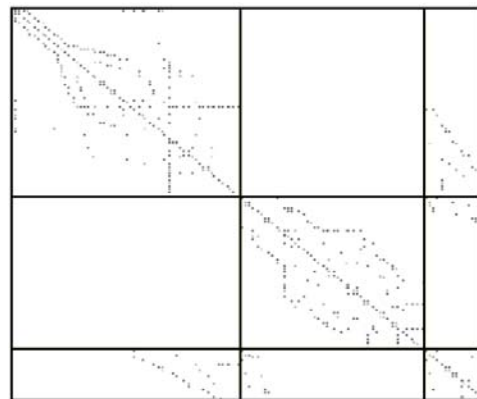


Рис. 2. Блочно-диагональная матрица с окаймлением

Возможность решения в каждом блоке по отдельности, как и необходимость хранения лишь ненулевых элементов матриц позволяет повысить эффективность решения.

В пакете Modelica рассматривалась также возможность параллельного вычисления стадийных коэффициентов в методе Рунге-Кутты с использованием автоматических систем получения параллельного исходного кода [19].

Третий и четвертый уровни алгоритмизации решения задачи для пакетов схемотехнического проектирования обладают целым рядом особенностей, которые и являются определяющими для специализированных САПР.

На третьем этапе встречаются разработки параллельного решения методом подсхем [14]. Эффективность данного метода будет зависеть от примененных алгоритмов выделения подсхем и их распределения между вычислительными узлами МВС. Эффективность данного метода с увеличением доступных вычислительных ресурсов ограничена особенностями математической модели объекта и потенциально имеет предел. Также представляет интерес метод выделения подсхем, предложенный в [27], который позволяет использовать явные методы численного интегрирования при решении задач динамического анализа. Однако, отсутствие реализации данного метода в составе реальных пакетов затрудняет анализ эффективности его параллельной реали-

зации на МВС. Стоит отметить, что данный метод обладает явным параллелизмом.

На ряду с первым уровнем, четвертый уровень чаще всего используется при адаптации существующих пакетов схемотехнического проектирования для МВС. Это обусловлено как значительными временными затратами на вторичные виды анализа даже для задач небольшой размерности, так и явным параллелизмом методов решения. Чаще всего встречаются параллельные реализации методов оптимизации использующих алгоритмы случайного поиска. Незначительный объем входных данных для моделирования, хорошая масштабируемость и возможность балансировки заданий для МВС, в состав которой входят вычислительные узлы разной производительности, позволяют существенно уменьшить время решения, получая даже при использовании обычных локальных сетей практически максимально возможный коэффициент ускорения. Данный уровень наилучшим образом может задействовать возможности МВС с распределенной памятью.

Несмотря на то, что параллельные вычисления как способ увеличения производительности вычислений известны достаточно давно, однако их использование в составе пакетов схемотехнического проектирования все еще весьма ограничено, в особенности кластерных систем или систем с распределенной памятью.

Однако анализ существующих архитектур МВС показывает, что наибольшая производительность достигается как раз на кластерных системах (рис. 3), при этом в последние десять лет тенденция использования этих систем растет как в процентном, так и в количественном отношении [28,29].

Эффективность использования САПР определяется не только характеристиками времени решения конкретной задачи, но и возможности ее решения с первой постановки. Если рассмотреть суммарное время, которое затрачивает разработчик на моделирование, то его можно представить в виде:

$$T = n(T_1 + T_{пар}), \quad n = 1(1)^\infty$$

где T_1 - время однократного решения или проведения анализа конкретной задачи, n - количество постановок задачи на моделирование, $T_{пар}$ - время определения параметров решения при постановке задачи.

В общем случае, $T_{пар}$ - определяется субъективно, в зависимости от сложности моделируемого объекта, количества параметров решения, опыта разработчика, особенностей методов решения и т.п. Очевидно, что срыв проце-

дур анализа, вызванный неудачными соотношениями параметров решения, может значительно увеличить количество требуемых постановок. Для иллюстрации данных проблем можно привести результаты сравнения пакетов [30]: CAZM [31], SPICE v.3, HSPICE, а также отечественного пакета Allted [32].

В связи с этим представляет интерес возможность использования МВС не для уменьшения времени однократного решения, а повышения надежности решения, т.е. увеличения вероятности решения с первой постановки задачи.

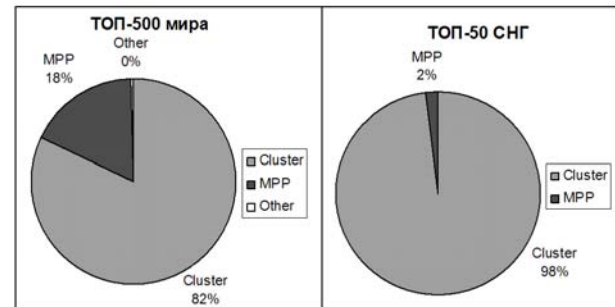


Рис. 3 Соотношение архитектур наиболее производительных МВС

Выводы

На основании анализа состояния использования МВС в современных средствах схемотехнического проектирования можно отметить недостаточный уровень их использования, особенно наиболее производительных систем кластерного типа. Увеличение сложности моделей современных элементов, сопряжение устройств, работающих на разных физических принципах (таких как МЭМС), увеличение размерности задач требует в перспективе от средств схемотехнического проектирования не только возможности использования современной аппаратной части, но и разработки новых методов решения с повышенной надежностью и эффективностью, ориентированных на использование МВС.

Литература

1. Официальный сайт разработчиков Matlab. – Режим доступа: <http://www.mathworks.com>. – Дата доступа 14.12.2009.
2. Официальный сайт компании ANSYS. – Режим доступа <http://www.ansys.com/>. – Дата доступа 14.12.2009.
3. Официальный сайт разработчиков Mathematica. – Режим доступа: <http://www.wolfram.com/>. – Дата доступа 14.12.2009.
4. Официальный сайт компании Autodesk : Autocad. – Режим доступа: <http://usa.autodesk.com/>. – Дата доступа 14.12.2009.

5. *Официальная* страница SPICE института Беркли.—Режим доступа: <http://bwrc.eecs.Berkeley.edu/Classes/IcBook/SPICE/>.—Дата доступа 14.12.2009.
6. *Petrenko A.* ALLTED – a computer-aided engineering system for electronic circuit design / Petrenko A., Ladogubets V., Tchkalov V., Pudlowski Z. – Melbourne: UICEE, 1997. – 205 p.
7. *Официальный* сайт HyperSizer. – Режим доступа: <http://www.hypersizer.com>. – Дата доступа 14.12.2009.
8. *Официальный* сайт RealFlex. – Режим доступа: <http://www.realflex.com>. – Дата доступа 14.12.2009.
9. *Официальный* сайт CFdesign. – Режим доступа: <http://www.cfdesign.com>. – Дата доступа 14.12.2009.
10. *Официальный* сайт CADENCE. – Режим доступа: <http://www.cadence.com>. – Дата доступа 14.12.2009.
11. *Официальный* сайт SYNOPSIS: HSPICE. – Режим доступа: <http://www.synopsys.com/Tools/Verification/AMSVerification/CircuitSimulation/HSPICE/Pages/default.aspx>. – Дата доступа 14.12.2009.
12. *Официальный* сайт CADENCE: PSpice. – Режим доступа: <http://www.cadence.com/products/pcb/spice/pages/default.aspx>. – Дата доступа 14.12.2009.
13. *Харченко К.В.* Розробка засобів паралельного рішення систем лінійних рівнянь в САПР схемотехнічного моделювання : автореф. дис. на здобуття наук. ступеня канд. техн. наук : спец. 05.13.12 «Системи автоматизації проектувальних робіт» / Харченко К.В. – Київ, 2000. – 12 с.
14. *Велічкєвич С.В.* Розподілена САПР схемотехнічного моделювання з використанням технології Grid : автореф. дис. на здобуття наук. ступеня канд. техн. наук: спец. 05.13.12 «Системи автоматизації проектувальних робіт» / Велічкєвич С.В. – Київ, 2005. – 17 с.
15. *Ладогубец В.В.* Особенности реализации параллельных алгоритмов для однопроцессорных пакетов / Ладогубец В.В., Финогенов А.Д. // Электроника и связь. – 2005. – № 25. – С. 95–98.
16. *Ладогубец В.В.* Адаптация параллельного алгоритма СПУИП для кластера НТУУ «КПИ» / Ладогубец В.В., Крамар А.В., Финогенов А.Д. // Вісник НТУУ «КПІ». Інформатика, управління та обчислювальна техніка: Зб. наук. пр. – К. : ВЕК+, – 2008. – № 48. – С. 99–103.
17. *Sajt* разработчиков Modelica. – Режим доступа: <http://www.ida.liu.se/labs/pelab/modelica/GridModelica.shtml>. – Дата доступа 14.12.2009.
18. *Joar Sohl.* A Scalable Run-Time System for NestStep on Cluster Supercomputers / Joar Sohl // Final Thesis. – 2006. – Режим доступа: <http://www.ida.liu.se/~chrke/neststep/JoarSohl-MSthesis-2006.pdf>. – Дата доступа 14.12.2009.
19. *Håkan Lundvall.* Automatic parallelization of simulation code for equation-based models with software pipelining and measurements on three platforms / Håkan Lundvall, Kristian Stavåker, Peter Fritzson, Christoph Kessler // SIGARCH Computer Architecture News. – 2008. – Vol. 36. – Is. 5. – P. 46-55.
20. *Kaj Nyström.* GridModelica - A Modeling and Simulation Framework for the Grid / Kaj Nyström, Peter Aronsson, Peter Fritzson // Simulation and Modelling of the Scandinavian Simulation Society: 45-th Conference SIMS2004, 23-24 September 2004, Copenhagen, Denmark. – Copenhagen, 2006.
21. *Официальная* страница Saber. – Режим доступа: <http://www.synopsys.com/Tools/SLD/MECHATRONICS/Saber/>. – Дата доступа 14.12.2009.
22. *Официальный* сайт ASCO (A SPICE Circuit Optimizer). – Режим доступа: <http://asco.sourceforge.net/index.html>. – Дата доступа 14.12.2009.
23. *M. Vaz.* A Tool to Design Circuits with Statistics/ M. Vaz, R. Natalizi // Integrated Circuit Design : 11-th Brazilian Symposium. – Rio de Janeiro, Brazil, 1998. – P. 232.
24. *Официальный* сайт компании AIM-SPICE. – Режим доступа: <http://www.aimspice.com/>. – Дата доступа 14.12.2009.
25. *Официальный* сайт 5SPICE. – Режим доступа: <http://www.5spice.com/>. – Дата доступа 14.12.2009.
26. *Официальный* сайт компании Avocad: AVOSpice. – Режим доступа: <http://avocad.com/>. – Дата доступа 14.12.2009.
27. *Витязь О.А.* Анализ электронных схем на основе объектной декомпозиции / Витязь О.А., Циммерманн Г. // Электроника и связь: тематический выпуск «Проблемы электроники».–2004.- Ч.1.-С.52-55.
28. *Список 500* наиболее мощных суперкомпьютеров мира. – Режим доступа: <http://www.top500.org>. – Дата доступа 14.12.2009.
29. *Список 50* наиболее мощных суперкомпьютеров СНГ. – Режим доступа: <http://supercomputers.ru/>. – Дата доступа 14.12.2009.
30. *Набор* тестовых схем института Беркли. CircuitSim90 Benchmark Information. – Режим доступа: http://www.cbl.ncsu.edu/CBL_Docs/csim90.htm. – Дата доступа 14.12.2009.
31. *Официальный* сайт T-SPICE (CAzM). – Режим доступа: <http://www.tannereda.com/t-spice-pro>. – Дата доступа 14.12.2009.
32. *Beznosyk O.Y.* The comparative investigation of the ALLTED and HSPICE circuit design software / Beznosyk O.Y. // Перспективні технології і методи проектування МЕМС : 1-а міжнародна конференція молодих вчених MEMSTECH'2005 : матеріали конф. – Львів : Видавництво НУ «Львівська політехніка», 2005. – С. 87–98.