

УДК 621.316.54:621.314.632

П.В. Кучернюк, канд. техн. наук, **Л.Н. Павлов**, канд. техн. наук

Национальный технический университет Украины «Киевский политехнический институт», ул. Политехническая, 16, корпус 12, г. Киев, 03056, Украина.

Оптимизация ядра перемножителя сигналов

Предложен критерий оптимальности ядра перемножителя сигналов, учитывающий амплитуду выходного сигнала и ограничения на параметры компонентов и уровень постоянной составляющей. Определены аргументы на основе анализа чувствительности компонентов схемы. Проведено сравнение скорости сходимости поиска оптимальной точки методом наискорейшего спуска и методом покоординатного спуска. Сделан выбор в пользу последнего. Библ. 4., рис. 7., табл. 5.

Ключевые слова: перемножитель сигналов; критерий оптимальности; вектор ограничений; синфазный сигнал; шаг поиска; параметрическая оптимизация.

Введение

Номенклатура современных перемножителей аналоговых сигналов представляет классы интегральных микросхем с полосой пропускания от 0...1МГц до 0...2МГц [1,2]. Основу перемножителей рассматриваемого класса составляет дифференциальный каскад, рис.1.

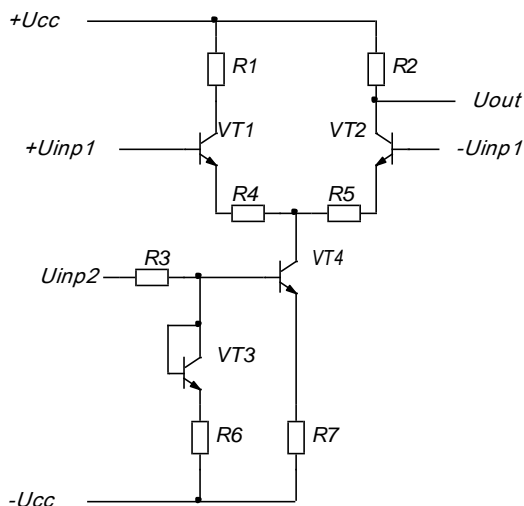


Рис. 1. Исходная схема электрическая множительного ядра на основе дифференциального каскада

В этой схеме сигнал тонкой структуры порядка милливольт подается на входы $+U_{inp1}$ и $-U_{inp1}$ дифференциальной пары транзисторов $V1$ и $V2$, в то время как на вход U_{inp2} подается так называемый опорный сигнал порядка вольт. Такие каскады могут объединяться в более сложные схемы [2, 3]. Но в любом случае сущность перемножения состоит в управлении крутизной транзисторов дифференциальной пары и для получения перемножения на выходе перемножителя необходима тщательная отладка каждой дифференциальной пары. Поэтому в дальнейшем проверим также предположение, что для оптимизации перемножителя достаточно ограничиться оптимизацией только одного дифференциального каскада.

Наиболее критическим параметром указанных выше микросхем является параметр «Общая ошибка» [1-3]. Как следует из работ [1-3] основная ошибка перемножения возникает в первую очередь из-за экспоненциальной зависимости выходного сигнала от входного и в итоге - малой амплитуды выходного напряжения представляющего продукт перемножения. Вторая составляющая ошибки возникает при увеличении постоянной составляющей на выходе дифференциальной пары. Причина в том, что постоянная составляющая должна подавляться операционным усилителем, для которого она является синфазным сигналом. Чем выше уровень синфазного сигнала, тем больше ошибка.

С точки зрения режима работы дифференциальной пары анализ работ [1-3] показывает, что на ошибку произведения оказывает влияние режим работы транзисторов множительного ядра: уровень инжекции, эффект Эрли. Вместе с тем упоминаются [3] и другие параметры: зависимость коэффициента усиления от величины тока дифференциальной пары, объемные сопротивления баз

транзисторов и т.п. Поэтому представляет интерес подход к уменьшению ошибки перемножения сигналов оптимальным выбором параметров элементов с учетом их конструктивных особенностей, что и составляет задачу данной работы.

Основная часть

Сформируем критерий качества в виде $F = \min\max\{A, B, C\}$, где A отражает ошибку результата перемножения как отношение амплитуды

продукта перемножения к полному размаху выходного сигнала.

Составляющая B отражает уровень синфазного сигнала для последующего дифференциального каскада. Составляющая C отражает чистоту продукта перемножения в виде отношения побочных гармоник продукта перемножения к основным боковым. Множество переменных оптимизации составляют параметры элементов схемы рис. 1, а также уровень смещения опорного сигнала. Для расчета численного значения критерия качества будем использовать схему электрическую при тестировании рис. 2.

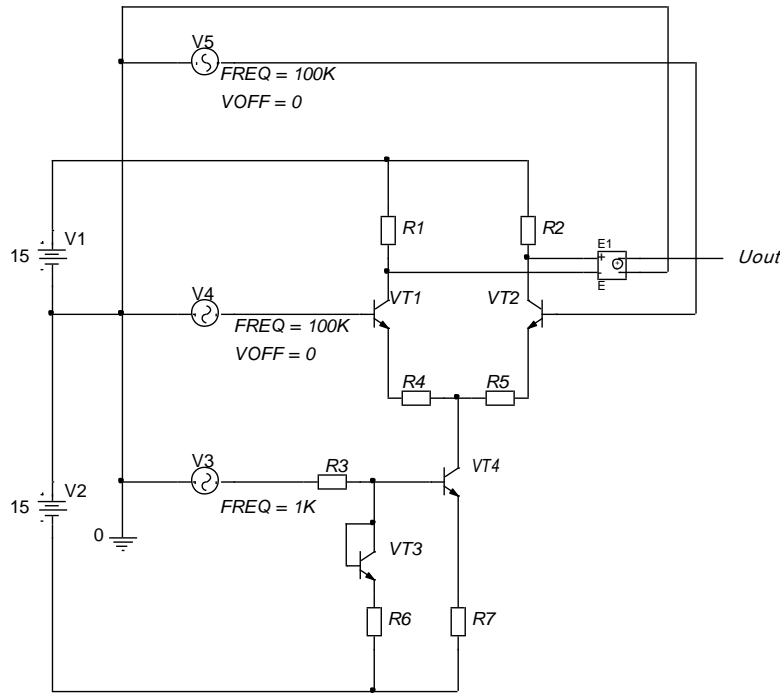


Рис. 2. Схема электрическая при тестировании

На этой схеме источники постоянного напряжения $V1$ и $V2$ представляют уровни питающих напряжений. Источники переменного напряжения $V3$ – источник опорного сигнала. Источники переменного напряжения $V4$ - $V5$ – противофазные источники сигнала тонкой структуры. Источник напряжения $E1$, управляемый напряжением – определяет разностный сигнал. Номинальные значения резисторов составляют вектор переменных

параметрической оптимизации. Площади эмиттеров и уровень амплитуды опорного сигнала выступают в качестве вектора структурной оптимизации и могут изменяться при выборе нового вектора значений при старте параметрической оптимизации. Обязательным условием принято соотношение $R1=R2, R5=R6$.

При поиске оптимальных значений параметров резисторов будем учитывать следующие ограничения, табл. 1.

Таблица 1. Граничные значения сопротивлений резисторов

Номер резистора	1,2	3	4,5	6	7	Напряжение смещения	Амплитуда входного сигнала, мВ	Амплитуда опорного сигнала, В
Минимальное значение, кОм	1	1	0,01	1	1	0,1	5	1
Максимальное значение, кОм	200	200	200	200	200	14	20	10

Рассмотрим три варианта исходных вектора, табл. 2, для старта оптимизационного процесса.

Таблица 2. Стартовые значения сопротивлений резисторов.

Номер резистора	1,2	3	4,5	6	7	Напряжение смещения	Амплитуда входного сигнала, мВ	Амплитуда опорного сигнала, В
Вариант 1, кОм	4	4	0,1	4	4	3	5	1
Вариант 2, кОм	10	10	0,02	10	10	10	10	10
Вариант 3, кОм	100	5	1	0,05	100	0,5	20	8

Процесс оптимизации будем осуществлять расчетом целевой функции с помощью анализа схемы во временной области с последующим спектральным анализом, необходимым для расчета соотношения уровня паразитных составляющих к полезному выходному сигналу. Контроль хода процесса оптимизации будем

осуществлять прямым тестированием с расчетом сигнала на выходе источника E1 при старте и окончании процесса оптимизации. Временная диаграмма выходного сигнала для варианта 1 представлена на рис. 3, для варианта 2 – на рис. 4, для варианта 3 – рис. 5.

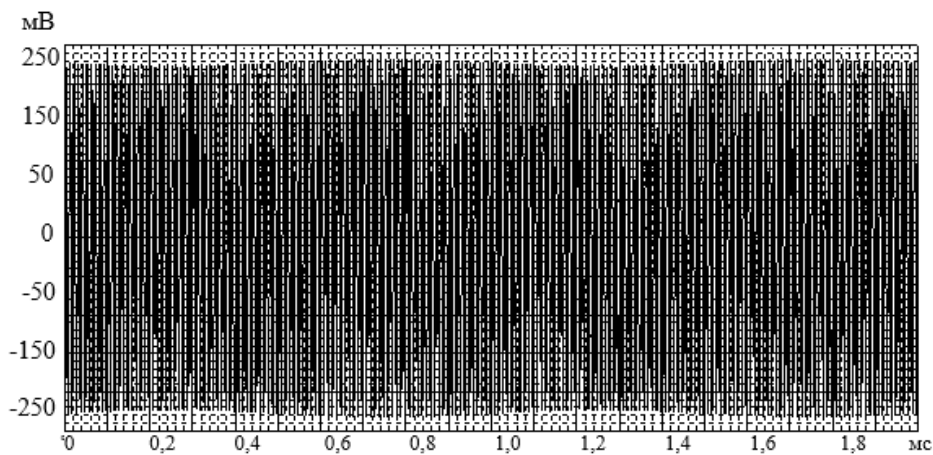


Рис. 3. Стартовая временная диаграмма варианта 1

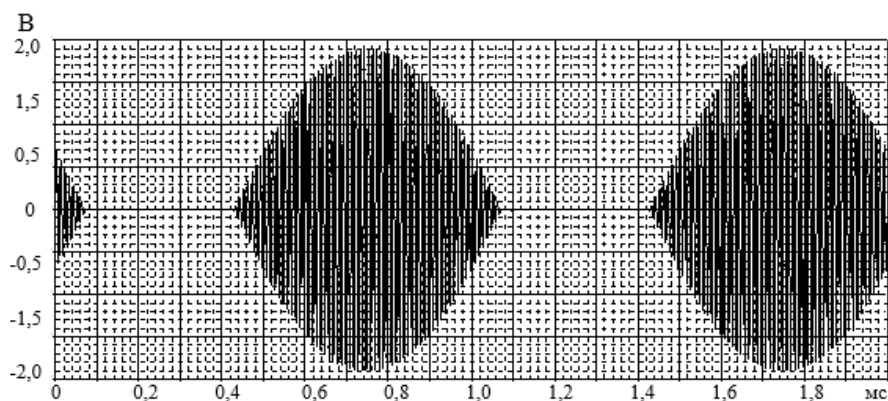


Рис. 4. Стартовая временная диаграмма варианта 2

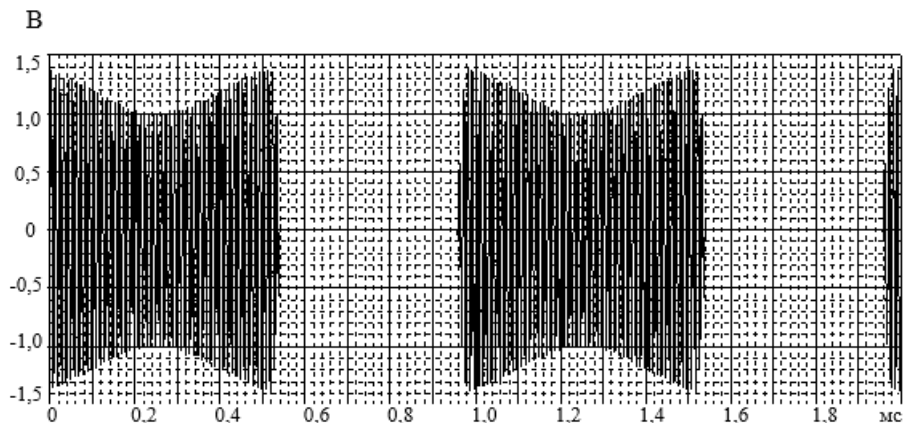


Рис. 5. Стартовая временная диаграмма варианта 3

Как видно из представленных диаграмм в первом случае наблюдается малый уровень полезного сигнала, во втором и третьем – нелинейные искажения, что формально идентифицируется целевой функцией как большой уровень паразитных составляющих. Приведенные диаграммы показывают только разностный сигнал, выделенный на резисторах R1 и R2. Расчет показывает, что уровень синфазного сигнала для варианта 1 составляет 12,2 В, для варианта 2 – 13 В, а для варианта 3 – 12 В. Это недопустимо много с учетом того, что в реальной схеме в качестве вычитающего устройства будет работать операционный усилитель, для оптимальной рабочей точки которого уровень синфазного сигнала должен быть существенно ниже.

Приведенные диаграммы показывают только разностный сигнал, выделенный на резисторах R1 и R2. Расчет показывает, что уровень синфазного сигнала для варианта 1 составляет 12,2 В, для варианта 2 – 13 В, а для варианта 3 – 12 В. Это недопустимо много с учетом того, что в реальной схеме в качестве вычитающего устройства будет работать операционный усилитель, для оптимальной рабочей точки которого уровень синфазного сигнала должен быть существенно ниже.

При выборе метода оптимизации можем, например, воспользоваться как градиентными методами, так и алгоритмами переменной метрики, так и методом второго порядка. Поэтому выбор метода требует обоснования. Существующие ограничения на номинальные значения резисторов требуют учета в виде барьерных функций или функциональных преобразований с менее значимой крутизной. В любом случае это приведет в той или иной

мере к эффектам овражности целевой функции. Поэтому в данной работе опробован метод нулевого порядка (прямого поиска). Особенностью в данном случае является то, что весь интервал поиска просматривается с помощью метода чисел Фибоначчи. Это гарантирует то, что при любом направлении поиска ни одно значение резистора не сможет выйти за пределы допуска, так как нахождение в пределах заданного интервала гарантируется самим алгоритмом выбора текущего значения за счет деления интервала поиска, а не прибавкой в направлении градиента.

Подобный подход не гарантирует получение глобального минимума, так как в начале поиска разбросы значений элементов достаточно велики. Поэтому пуск метода поиска будет осуществлен с трех различных стартовых значений. При сходимости метода к области, охватывающей 5% номинальных значений параметров резисторов можно принимать решение о близости к глобальному минимуму. Окончательный вектор номинальных значений в этом случае можно рассчитывать как усредненное значение каждой компоненты по результатам вариантов.

В итоге для первого стартового варианта получаем решение задачи оптимизации в виде табл. 3. Значения относительных площадей эмиттеров транзисторов при структурной оптимизации доведены до значения 2. Это позволяет выполнить дифференциальную пару в виде так называемых статистических транзисторов, что минимизирует ошибки перемножения на уровне процесса изготовления. Контрольная временная диаграмма представлена на рис.5.

Таблица 3. Значения сопротивлений резисторов после оптимизации по варианту 1

Номер резистора	1,2	3	4,5	6	7	Напряжение смещения	Амплитуда входного сигнала, мВ	Амплитуда опорного сигнала, В	Напряжение синфазного сигнала
Оптимальная точка Вариант 1, кОм	94,1	1,42	0,132	1,87	37,9	7,14	16,1	6,78	7,42

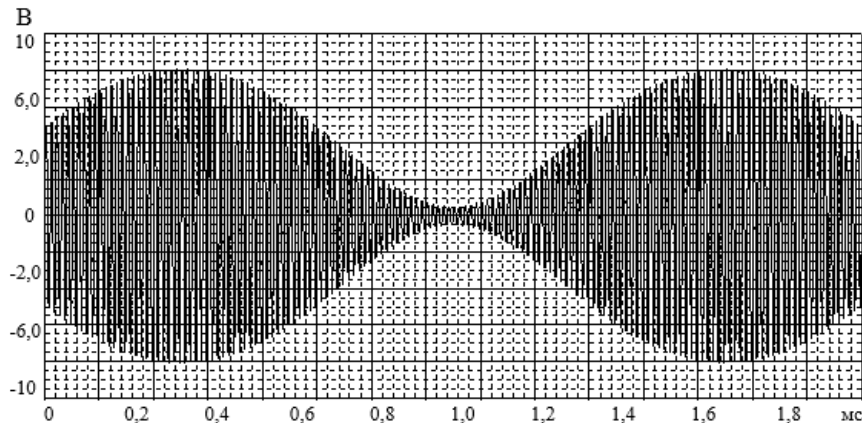


Рис. 5. График временной диаграммы напряжения после оптимизации стартового варианта 1

Для стартовых вариантов 2 и 3 получены следующие варианты номинальных значений, табл. 4.

Таблица 4. Значения сопротивлений резисторов после оптимизации по варианту 2 и 3.

Номер резистора	1,2	3	4,5	6	7	Напряже- ние смещения	Амплитуда входного сигнала, мВ	Амплитуда опорного сигнала, В	Напряжение синфазного сигнала
Оптимальная точка Вариант 2, кОм	117	1,71	0,13	1,89	40,7	7,27	15,8	6,81	7,43
Оптимальная точка Вариант 3, кОм	118	1,45	0,122	1,93	41,7	7,40	17,0	6,75	7,45

Временные диаграммы в оптимальных точках для них сходны и мало отличаются от представленных на рис. 5. Для окончательной проверки качества оптимизации необходимо проверить работу оптимизированной дифференциальной пары в составе четырехквadrантного множительного ядра,

выполненного из двух дифференциальных пар, по схеме тестирования приведенной на рис.6. Номинальные значения элементов указаны в табл. 5. Эти значения получены усреднением результатов по трем пускам вариантов 1-3, которые приведены в таблицах 3 и 4.

Таблица 5. Усредненные значения сопротивлений резисторов после оптимизации

Номер резистора	1,2	3,11	4,5, 8,9	6,12	7,13	Напряже- ние смещения	Амплитуда входного сигнала, мВ	Амплитуда опорного сигнала, В	Напряже- ние синфазного сигнала
Оптимальная точка, кОм	109,7	1,53	0,128	1,9	40,1	7,27	16,3	6,78	7,43

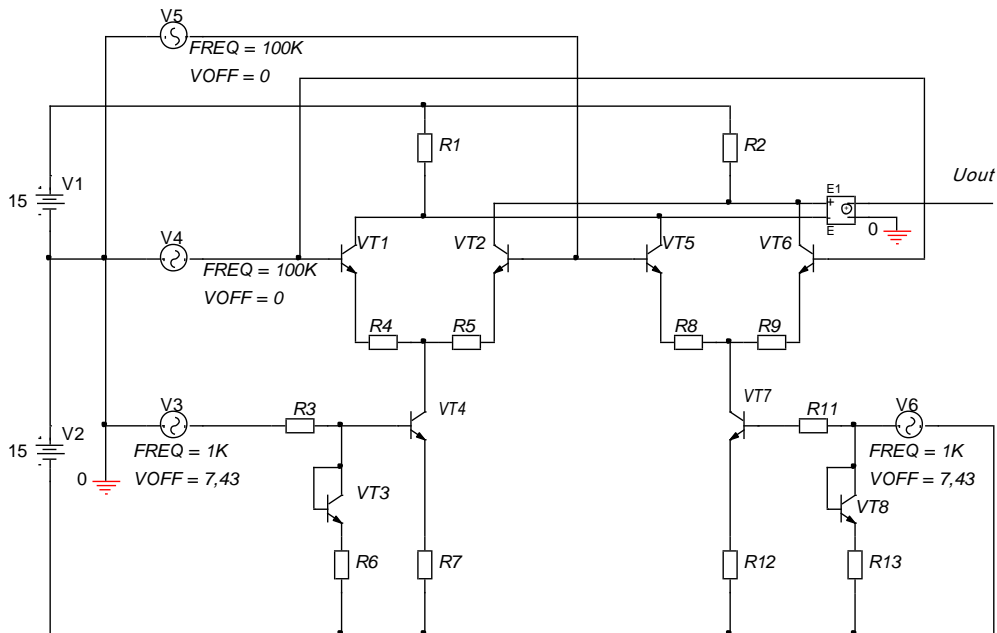


Рис. 6. Схема тестирования ядра четырехквadrантного перемножителя

Временная диаграмма тестирования ядра четырехквadrантного перемножителя сигналов в оптимальной точке приведена на рис. 7. Этот

контрольный расчет подтверждает высокое качество перемножения входных сигналов.

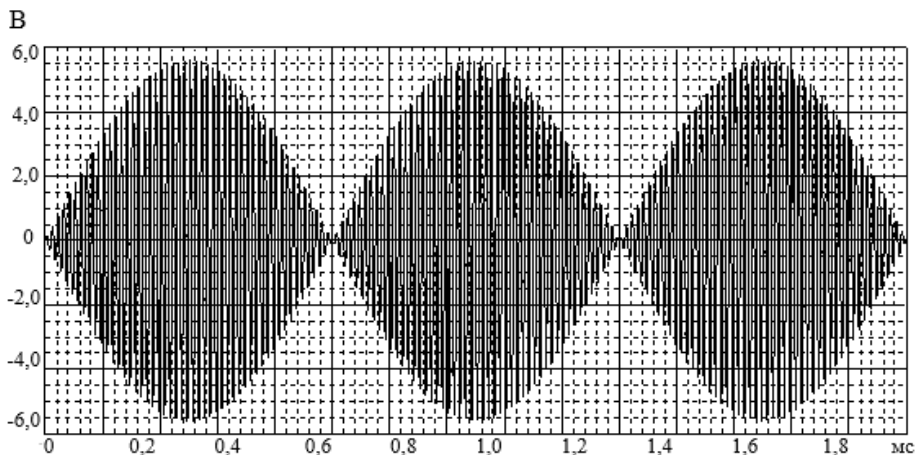


Рис. 7. Временная диаграмма на выходе ядра четырехквadrантного перемножителя сигналов

Вместе с тем, необходимо отметить, что задача уменьшения уровня синфазного сигнала в полной мере не решена, так как достигнутый уровень составляет около 7,5 В, в то время как для операционного усилителя, реально вычитающего сигналы с коллекторов дифференциальных пар, требуется уровень около нуля. Эту задачу следует вынести за скобки процесса параметрической оптимизации и решать структурно: введением цепей сдвигающих уровень постоянной

составляющей, но это уже выходит за рамки данной работы.

Особо необходимо отметить, что данная работа проводилась с учетом конструктивных особенностей элементной базы предполагаемого изготовителя, с которым проходит согласование перечня параметров будущего изделия.

Выводы

1. При оптимизации перемножителя сигналов достаточно оптимизировать только его

- половину. Это упрощает процесс оптимизации.
- Критерий качества для минимизации основной ошибки перемножения должен учитывать как абсолютное значение размаха выходного сигнала как продукта перемножения, так и соотношение уровня амплитуд паразитных гармоник к основным боковым, а также уровень синфазного сигнала. Но для последней составляющей необходимо привлекать также структурные методы.
 - Для поиска минимума необходимо учитывать режимы работы дифференциальной пары, в первую очередь по опорному каналу.
 - Для минимизации ошибки перемножения можно эффективно использовать метод прямого поиска минимума.

Список использованных источников

- Analog Devices. DC to 2.0 GHz Multiplier ADL5391.Rev.0. 7/06, 2006.
- www.vak2.ed.gov.ru/idcUploadAutoref/renderFile/75066.
- Тимонтеев В.Н., Величко Л.М., Ткаченко В.А. Аналоговые перемножители сигналов в радиоэлектронной аппаратуре. - М.: Радио и связь, 2009.
- Старченко Е.И. Аналоговые перемножители напряжения со стабильной фазовой характеристикой / Е.И. Старченко, А.Д. Щекин // Международный НТЖ «Электроника и связь». - Киев, 2007. - № 14. - С. 117-122.

Поступила в редакцию 04 октября 2015 г.

УДК 621.316.54:621.314.632

П.В. Кучернюк, канд. техн. наук, **Л.М. Павлов**, канд. техн. наук
Національний технічний університет України «Київський політехнічний інститут»,
вул. Політехнічна, 16, корпус 12, г. Київ, 03056, Україна.

Оптимізація ядра перемножувача сигналів

Запропоновано критерій оптимальності ядра перемножувача сигналів, що враховує амплітуду вихідного сигналу і обмеження на параметри компонентів і рівень постійної складової. Визначено аргументи на основі аналізу чутливості компонентів схеми. Проведено порівняння швидкості збіжності пошуку оптимальної точки такими градієнтними методами, як метод найшвидшого спуску і методом по координатного спуску. Зроблений вибір на користь останнього. Бібл. 4., рис. 7., табл. 5.

Ключові слова: перемножувач сигналів; критерій оптимальності; вектор обмежень; синфазний сигнал; крок пошуку; параметрична оптимізація.

UDK 621.316.54:621.314.632

P. Kucherniuk, Ph.D., **L. Pavlov**, Ph.D.
National Technical University of Ukraine "Kyiv Polytechnic Institute",
st. Polytechnique, 16, Kiev-56, 03056, Ukraine.

Network design of ultra low voltage multiplier

A core optimality criterion peremnozhuvacha signal, taking into account the amplitude of the output signal and limit the parameters of components and component level constant. Determined arguments based on sensitivity analysis circuit components. A comparison of the rate of convergence of search terms such optimal gradient method as gradient descent method and coordinate-wise descent. Made opt for the latter. Byblos. 4. Fig. 7 Table. 5.

Keywords: Multiplier signals; optimality criterion; Vector restrictions; phase signal; step search; parameter optimization.

References

- Analog Devices. DC to 2.0 GHz Multiplier ADL5391.Rev.0. 06/07, 2006.
- www.vak2.ed.gov.ru/idcUploadAutoref/renderFile/75066.
- Timonteev, V. N., Velichko, L. M., & Tkachenko, V. A. (2009). Analogovye peremnozhiteli signalov v radioelektronnoy apparature [Analog multipliers signals in electronic equipment]. Sumy: Radio and Communications (Rus).
- Starchenko, E. I. (2007). Analogovye peremnozhiteli signalov so stabilnoy fazovoy harakteristikoy [Analog voltage multipliers with a stable phase response]. Electronics and Communications No. 14, Pp. 117-122 (Rus).